



Konstruktion av testbar elektronik

Kurslängd: 1 dag eller del av dag

Kursmål:

- Att ge grundläggande kunskaper om test av elektronik och därtill hörande praktiska och ekonomiska problem.
- Att ge deltagarna insikt i och förståelse för metoder, standarder och verktyg för konstruktion av testbara konstruktioner.

Målgrupp:

Seminarier vänder sig till tekniker och ingenjörer verksamma inom konstruktion, produktion, service eller inköp, men även till chefer och projektledare. Materialet är anpassat till deltagare med mycket varierande bakgrund men med intresse för inbyggda system.

Förkunskaper: Elementära kunskaper i Analog och Digital teknik.

Innehåll: Inledning

- Varför test, vad är test och vad menas med testbarhet?
- Feldetektering, felsökning och felmodeller.
- Testsystem, såväl reella som virtuella
- Automatisk testgenerering, felsimulering

Design För Testbarhet (DFT):

- Ad Hoc teknik
- Strukturerad teknik
- Självtest
- Scan tekniken för ASIC-test.
- Boundary Scan (IEEE 1149.n) för kretskortstest.
- Självtest (BIST, LFSR, MISR, CRC) för systemtest.

Test av inbyggda system:

- Minnen (ROM, RAM)
- Programmerbara komponenter (PLD)
- System på kisel (SOC)
- Test management
- Testekonomi
- Standardiseringar (VITAL, VSIA, BSDL, STIL, P1500)
- Syntes med testbarhet

forts **Konstruktion av testbar elektronik**

Tid och plats: En dag - 6 h, bokas med kontaktperson nedan.

Avgift: 1600:- per deltagare (Medlemsföretag)
2000:- per deltagare (Icke medlemsföretag)

Genomförande: Seminariet är utvecklat och genomförs av Ingenjörshögskolan i Jönköping.

Kurslitteratur: Bengt Magnhagen - Konstruktion av testbar elektronik, Studentlitteratur 1996, ISBN 91-44-31492-2 samt utdelat material.

Information

Närmare information kan erhållas via
Bengt Magnhagen, 0708 – 15 76 61
bengt.magnhagen@ing.hj.se

Praktiska frågor:

Annelie Wikingson, Mälardalens Högskola
e-post: annelie.wikingson@mdh.se
Tfn: 021-10 14 08, Fax 021-10 13 20